

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2004-311827  
(43)Date of publication of application : 04.11.2004

(51)Int.Cl. H01L 21/318  
G02F 1/1333  
G02F 1/1368  
H01L 21/316  
H01L 21/336  
H01L 29/786  
H05B 33/10  
H05B 33/14

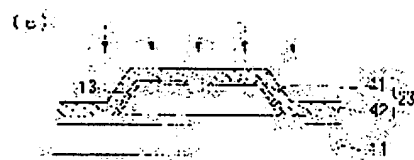
(21)Application number : 2003-105351 (71)Applicant : SEIKO EPSON CORP  
(22)Date of filing : 09.04.2003 (72)Inventor : YUDASAKA KAZUO

## (54) METHOD FOR FORMING INSULATING FILM, METHOD FOR MANUFACTURING TRANSISTOR, ELECTRO-OPTICAL DEVICE, INTEGRATED CIRCUIT AND ELECTRONIC APPARATUS

### (57)Abstract:

PROBLEM TO BE SOLVED: To provide a method for forming a high quality silicon oxide film at low temperature.

SOLUTION: An insulating film is configured in a laminate structure of an ozone oxide film and an applied insulating film. The ozone oxide film heats the substrate up to 200 to 500° C, radiates light to a space where the substrate is arranged, and generates oxygen radical on the substrate. The oxygen radical makes it possible to oxidize the silicon of the surface of the substrate so that a silicon oxide film can be formed.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision  
of rejection]

[Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-311827

(P2004-311827A)

(43) 公開日 平成16年11月4日(2004.11.4)

(51) Int. Cl. <sup>7</sup>	F I	テーマコード (参考)
H O 1 L 21/318	H O 1 L 21/318 B	2 H 0 9 0
G O 2 F 1/1333	G O 2 F 1/1333 5 O 5	2 H 0 9 2
G O 2 F 1/1368	G O 2 F 1/1368	3 K 0 0 7
H O 1 L 21/316	H O 1 L 21/316 A	5 F 0 5 8
H O 1 L 21/336	H O 5 B 33/10	5 F 1 1 0
審査請求 未請求 請求項の数 9 O L (全 14 頁) 最終頁に続く		

(21) 出願番号 特願2003-105351 (P2003-105351)  
 (22) 出願日 平成15年4月9日 (2003. 4. 9)

(71) 出願人 000002369  
 セイコーエプソン株式会社  
 東京都新宿区西新宿2丁目4番1号  
 (74) 代理人 100089037  
 弁理士 渡邊 隆  
 (74) 代理人 100064908  
 弁理士 志賀 正武  
 (74) 代理人 100110364  
 弁理士 実広 信哉  
 (72) 発明者 湯田坂 一夫  
 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内  
 Fターム (参考) 2H090 HB03X HC09 HC13 LA04  
 2H092 JA25 JA36 KA12 MA09 MA25  
 NA21  
 最終頁に続く

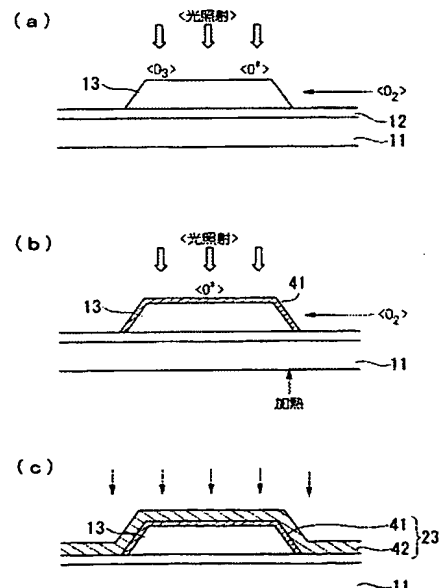
(54) 【発明の名称】 絶縁膜の形成方法、トランジスタの製造方法、電気光学装置、集積回路、並びに電子機器

## (57) 【要約】

【課題】高品質なシリコン酸化膜を低温で形成する方法を提供する。

【解決手段】絶縁膜をオゾン酸化膜と塗布絶縁膜の積層構造とする。オゾン酸化膜は基板を200～500℃に加熱するとともに、基板が配置される空間に光を照射し、酸素ラジカルを基板上に発生させる。酸素ラジカルにより、基板表面のシリコンを酸化させてシリコン酸化膜を形成する。

【選択図】 図2



## 【特許請求の範囲】

## 【請求項1】

基板表面のシリコン膜上に絶縁膜を形成する方法であって、  
前記基板を200～500℃に加熱するとともに、前記基板が配置される空間にオゾンを含むガスを導入することにより、シリコン膜を酸化してシリコン酸化膜を形成する第1の絶縁膜形成工程と、前記第1の絶縁膜上に塗布法により絶縁膜を形成する工程と、を有することを特徴とする絶縁膜の形成方法。

## 【請求項2】

前記オゾンを含むガスを導入する工程は、前記基板が配置される空間に酸化性ガスを導入する工程と、前記基板にUV光を照射する工程とからなることを特徴とする請求項1記載の絶縁膜の形成方法。

## 【請求項3】

前記UV光は、波長が300nm以下の波長を含むことを特徴とする請求項2記載の絶縁膜の形成方法。

## 【請求項4】

前記UV光は、波長が172nm付近に光強度のピークを有し、前記基板に該UV光を照射するときの雰囲気圧力を制御することを特徴とする請求項2記載の絶縁膜の形成方法。

## 【請求項5】

前記UV光は、波長が172nm付近に光強度のピークを有し、前記基板に該UV光を照射するときの酸化性ガスの濃度を制御することを特徴とする請求項2記載の絶縁膜の形成方法。

## 【請求項6】

半導体層とゲート電極との間に配されるゲート絶縁膜を備えるトランジスタを製造する方法であって、  
前記ゲート絶縁膜を、請求項1から請求項5のいずれかに記載の絶縁膜の形成方法を用いて形成することを特徴とするトランジスタの製造方法。

## 【請求項7】

請求項6に記載の方法により製造されるトランジスタを用いたことを特徴とする集積回路。

## 【請求項8】

トランジスタと、前記トランジスタにより駆動される電気光学層とを含んでなり、  
前記トランジスタが請求項6に記載の方法により製造されるトランジスタであることを特徴とする電気光学装置。

## 【請求項9】

表示部を備えた電子機器において、  
請求項8に記載の電気光学装置を前記表示部として備えることを特徴とする電子機器。

## 【発明の詳細な説明】

## 【0001】

## 【発明の属する技術分野】

本発明は、液晶表示装置、エレクトロルミネッセンス表示装置、電気泳動表示装置等の電気光学装置、またはLSI等に好適に利用できる絶縁膜の形成方法、並びにトランジスタの製造方法に関する。さらには、本発明の製造方法によって得られたトランジスタを搭載した電気光学装置、集積回路、並びに電子機器に関する。

## 【0002】

## 【従来の技術】

代表的なトランジスタの一つに、半導体層とゲート電極との間に、ゲート絶縁膜が形成されるものがある。ゲート絶縁膜には、良質な絶縁膜であるシリコン酸化膜( $\text{SiO}_2$ )が一般的に用いられる。

## 【0003】

シリコン酸化膜を形成する方法としては、従来より、CVD法やスパッタ法、あるいは熱

酸化法が用いられている（例えば、特許文献1参照）。

その他の方法として、基板を加熱した状態でオゾン供給して、酸化膜を形成する方法が知られている（例えば、特許文献2参照）。

また、上記の組み合わせと考えられる方法として、オゾンを用いることによってシリコン酸化膜を形成し、その上にCVD法やスパッタ法によって絶縁膜を形成し、2層構造の絶縁膜形成方法が知られている（例えば、特許文献3参照）。

【0004】

【特許文献1】

特開平10-32337号公報

【特許文献2】

特開昭63-41028号公報

【特許文献3】

特開平8-195494号公報

【0005】

【発明が解決しようとする課題】

近年、液晶表示装置などの表示装置の高精細化や大画面化、あるいは電子機器の高機能化などに伴い、それらに用いられるトランジスタのさらなる品質の向上が課題となっている。また、それらの装置や機器の普及に伴ない、それらの価格を左右するトランジスタの製造コストの低減も強く求められている。

【0006】

CVD法やスパッタ法を用いた絶縁膜の形成では、処理に伴いプラズマエネルギーが基板に照射されるため、シリコンと絶縁膜との界面にプラズマエネルギーによるダメージが生じやすい。こうした界面のダメージは、トランジスタの電氣的、物性的安定性の低下を招きやすい。また、CVD法やスパッタ法は、真空を用いる装置なので装置構成が複雑で、高価な装置で装置であり、従って、コストが高い成膜方法でもある。

【0007】

また、熱酸化法を用いたシリコン酸化膜の形成では、800℃を超える高温プロセスを伴うことから、安価なガラス基板などが使用できないことや、その高温プロセス中に意図しない反応が生じるなどにより、トランジスタの動作性能の劣化を招くおそれがあるなどの問題がある。

【0008】

また、オゾンを用いる従来の絶縁膜形成方法においては、基板の温度、オゾン濃度やオゾンを含む雰囲気条件などが必ずしも明確でなく、従って、低温で良質な絶縁膜の形成方法として普及していないという状況であった。

【0009】

本発明は、上述する事情に鑑みてなされたものであり、低コストで且つ高品質な絶縁膜を低温で形成する方法、並びに高品質なトランジスタを製造する方法を提供することにある。

また、本発明の他の目的は、低コストで且つ品質や性能の向上を図ることが可能な集積回路、電気光学装置、並びに電子機器を提供することにある。

【0010】

【課題を解決するための手段】

本発明の絶縁膜の形成方法は、基板表面のシリコンを酸化させてシリコン酸化膜を形成する方法であって、前記基板を200～500℃に加熱するとともに、前記基板が配置される空間にオゾンを含むガスを導入することにより、シリコン膜を酸化してシリコン酸化膜を形成する第1の絶縁膜形成工程と、前記第1の絶縁膜上に塗布法により絶縁膜を形成する工程とを有することを特徴としている。

前記第1の絶縁膜形成工程では、まず、基板が配置される空間に導入されたオゾンが、加熱された基板周辺で分解し、酸素ラジカルが発生する。そして、活性状態の酸素ラジカルにより、加熱された基板表面のシリコンが酸化され、シリコン酸化膜が形成される。この

方法によれば、膜面のダメージが少なく、高品質なシリコン酸化膜が形成される。特に、シリコンとシリコン酸化膜との界面の品質の安定化が図られる。また、この方法ではプラズマ発生のための高周波電源や減圧装置が不要なため、プラズマによって酸素ラジカルを発生させる場合に比べて、装置の簡素化と処理時間の短縮化が図られる。

#### 【0011】

前記第2の絶縁膜形成工程では、前記第1の絶縁膜として形成されたシリコン酸化膜上に、塗布法により絶縁膜を形成する。塗布法による絶縁膜の形成は、液体材料を基板上にスピコート法などにより塗布膜を形成し、次に熱処理を行うことにより塗布膜を絶縁膜とする。この方法も、前記第1の絶縁膜形成工程と同様に、高周波電源や減圧装置が不要であり、CVD法やスパッタ法に比べて、装置の簡素化と処理時間の短縮化が図られる。また、塗布法では下地の凹凸形状を平坦化する作用を有しているので、電極や配線などの形成において、断線などの欠陥発生を低減することができる。

#### 【0012】

前記第1の絶縁膜形成工程では、高品質の絶縁膜が得られるものの、膜厚は数nmから10nm程度であるが、第2の絶縁膜を積層することにより、所望の膜厚を有する高品質な絶縁膜を容易に得ることができる。

#### 【0013】

また、前記のオゾンによるシリコン酸化膜の形成において、オゾンに基板表面の有機物汚染を除去する作用があり、酸化膜形成前の洗浄工程が不要になるという効果も奏する。

#### 【0014】

本発明において、前記オゾンを含むガスを導入する工程は、前記基板が配置される空間に酸化性ガスを導入する工程と、前記基板にUV光を照射する工程とからなることを特徴とする。オゾンを含むガスの導入は、オゾン発生器により生成したオゾンを用いることも可能であるが、オゾン発生器の代わりに、酸素などの酸化性ガスを基板周辺に導入し、該酸化性ガスにUV光を照射することによりオゾンが発生させる。オゾン発生器も用いると高濃度のオゾンを導入することができるが、UV光を照射する方法は、オゾン発生器が不要になり、装置をよりコンパクトにすることができる。

#### 【0015】

本発明における前記UV光は、波長が300nm以下の波長を含むことを特徴とする。このようなUV光としては、例えば低圧水銀ランプが利用できる。通常の低圧水銀ランプは254nm付近にピークを有しており、酸化性ガスからオゾンが発生するのに有効である。

#### 【0016】

本発明における前記UV光は、波長が172nm付近に光強度のピークを有し、基板に該UV光を照射するときの雰囲気圧力を制御することを特徴とする。このようなUV光としては、例えばエキシマランプが利用できる。このような波長を有するUV光は、酸素などの酸化性ガスによく吸収され、効率よくオゾンが発生することができる。しかし、UV光の到達距離が短くなるので、UV光を基板まで到達させるためには、UV光源と基板の間を数mm程度にするか、圧力を低くする必要がある。本発明では雰囲気圧力を制御することができるので、UV光を基板表面まで到達させると同時に、効率よくオゾンを生産することが可能となり、シリコン膜表面にシリコン酸化膜を形成することができる。

#### 【0017】

本発明において、前記UV光は、波長が172nm付近に光強度のピークを有し、基板に該UV光を照射するときの酸化性ガスの濃度を制御することを特徴とする。このようなUV光としては、例えばエキシマランプが利用できる。このような波長を有するUV光は、酸素などの酸化性ガスによく吸収され、効率よくオゾンが発生することができる。しかし、UV光の到達距離が短くなるので、UV光を基板まで到達させるためには、UV光源と基板の間を数mm程度にするか、酸化性ガスの分圧を低くする必要がある。本発明では、酸化性ガスの分圧を低減するため、酸化性ガスと窒素ガスなどの流量比を変えることができるような構成になっている。従って、本発明の構成により、UV光を基板表面まで到達

させると同時に、効率よくオゾンを生成することが可能となり、シリコン膜表面にシリコン酸化膜を形成することができる。

【0018】

なお、波長が172nm付近に光強度のピークを有するUV光は、基板上の有機不純物を効率よく分解する作用を有している。従って、前述のように本発明では、前記UV光が基板表面まで到達するような条件を作り出すことが可能なので、クリーンで高品質なシリコン酸化膜を形成することができる。

【0019】

本発明のトランジスタの製造方法は、半導体層とゲート電極との間に配されるゲート絶縁膜を備えるトランジスタを製造する方法であって、前記ゲート絶縁膜を、上記の絶縁膜の形成方法を用いて形成することを特徴としている。

このトランジスタの製造方法によれば、ゲート絶縁膜におけるシリコンとシリコン酸化膜との界面品質の向上により、製造されるトランジスタの電気的、物性的な品質の向上が図られる。また、製造装置の簡素化などにより、低コスト化が図られる。

【0020】

本発明の集積回路は、上記の方法により製造されるトランジスタを用いたことを特徴としている。

この集積回路によれば、トランジスタの品質が向上することから、性能や品質の向上を図ることができる。

【0021】

本発明の電気光学装置は、トランジスタと、前記トランジスタにより駆動される電気光学層とを含んでなり、前記トランジスタが上記の方法により製造されるトランジスタであることを特徴としている。

この電気光学装置によれば、トランジスタの品質が向上することから、性能や品質の向上が図られる。

【0022】

本発明の電子機器は、本発明の電気光学装置を表示部として備えることを特徴としている。

この電子機器によれば、電気光学装置の性能や品質の向上により、表示性能や品質が向上する。

【0023】

【発明の実施の形態】

以下、本発明について図面を参照して説明する。

図1は、薄膜トランジスタ(TFT)の基本的な構造例を模式的に示す断面図である。図1において、基板11上に下地絶縁膜12が形成され、その上に多結晶シリコン膜(ポリシリコン膜)13が形成されている。多結晶シリコン膜13は、それぞれ不純物が高濃度にドーパされたソース領域20及びドレイン領域21と、ソース領域20とドレイン領域21との間に配されるチャネル領域22とを含む。なお、下地絶縁膜12は、基板11からの汚染を防ぎ、シリコン膜13が形成される表面状態を整えることを目的としているが、省略されることもある。

【0024】

シリコン膜13上には、シリコン酸化膜からなるゲート絶縁膜23と、導電膜からなるゲート電極24とが形成されている。ゲート電極24は、ゲート絶縁膜23上に積層され、ゲート絶縁膜23を挟んで、チャネル領域22と対峙した位置関係にある。このゲート電極24により、ソース領域20とドレイン領域21との間を流れる電流が制御される。また、本例では、ゲート絶縁膜23は、島状のシリコン膜13を覆う第1シリコン酸化膜41と、その上に積層される第2シリコン酸化膜42との2層構造からなる。

【0025】

また、ゲート電極24を覆うように、層間絶縁膜33が形成されている。層間絶縁膜33及びゲート絶縁膜23には、コンタクトホールが形成され、このコンタクトホールを介し

てソース領域20に接続されるソース電極37と、ドレイン領域21に接続されるドレイン電極38がそれぞれ形成されている。なお、図1に示すTFTは基本構造を示すものであり、そのバリエーションは多岐にわたる。

【0026】

図2(a)～(c)は、本発明の絶縁膜の形成方法を、上述したTFTのゲート絶縁膜23を形成するプロセスに適用した実施例を示す図である。

【0027】

まず、図2(a)において、基板11の表面を光洗浄する。すなわち、基板11上には、酸化対象となるシリコン膜13が形成されており、このシリコン膜13に到達するように、基板11が配置された空間にUV光を照射する。そして、このUV光の照射により、基板11(シリコン膜13)の表面に存在する汚染物(有機物など)を分解除去する。

【0028】

ここで、照射するUV光は、波長254nmにピーク強度を有する低圧水銀ランプや、波長172nmにピーク強度を有するエキシマランプを用いる。酸素分子( $O_2$ )は、波長185nm以下の光によりオゾン( $O_3$ )に分解される。また、オゾンは、波長254nm以下の光により酸素ラジカル( $O^*$ )に分解される。基板11の表面に付着した有機物は、波長254nm以下の光のエネルギーにより直接分解される。あるいは活性度の高いオゾンや酸素ラジカルにより、酸化分解される。光エネルギーによる有機物の直接分解においては、波長が短い方が分解能力が高いため、基板洗浄の効果は、低圧水銀ランプよりエキシマランプの方が望ましい。

【0029】

この光洗浄の際、基板11が配置される空間は、酸素濃度などの内部のガス雰囲気が適切に制御される。すなわち、波長200nm程度以下のUV光は、酸素分子や水分子、二酸化炭素分子などの光吸収物質にエネルギーが吸収されるため、上記空間内をエネルギー吸収の少ないガスに置換し、光吸収物質を基板11が配置される空間からなるべく排除するとともに、基板11の表面近傍に、酸素分子あるいはオゾンを局所的に供給する。置換ガスとしては、例えば、窒素ガス、ヘリウムガスなどが挙げられる。基板11から離れた位置の酸素濃度などの吸光物質濃度が低くなることにより、UV光が基板11の近傍まで確実に到達するようになる。また、基板11の近傍に、酸素分子あるいはオゾンを局所的に供給することにより、上述した汚染物の分解が促進する。

【0030】

次に、図2(b)において、基板11を200～500℃に加熱するとともに、基板11が配置される空間にUV光を照射し、基板11上に酸素ラジカル( $O^*$ )を発生させる。そして、酸素ラジカルにより、シリコン膜13の表面を酸化し、第1シリコン酸化膜41を形成する。

【0031】

照射するUV光は、波長254nm以下のピークを有するものが用いられる。上述したように、酸素分子( $O_2$ )は、波長185nm以下の光によりオゾン( $O_3$ )に分解され、オゾンは、波長254nm以下の光により酸素ラジカル( $O^*$ )に分解される。また、波長175nm以下の光は、酸素分子( $O_2$ )を直接分解し、酸素ラジカル( $O^*$ )を生成する。波長175nm以下のピークを有する光を用いることにより、酸素ラジカルの生成能力が高まる。

【0032】

ここで、上記UV光を発する光源としては、上記波長成分を有する光を発することが可能なものであればよく、例えば、低圧水銀ランプのように複数の線スペクトルを有するもの、エキシマランプやエキシマレーザなどの単色スペクトルを有するもの、キセノンフラッシュランプなどの連続スペクトルを有するものが用いられる。エキシマレーザとしては、例えば、中心波長248nmのフッ化クリプトンレーザ、中心波長193nmのフッ化アルゴンレーザなどがある。

【0033】



また、基板11の加熱は、ホットプレートなどの抵抗加熱方式でもよく、照射する光のエネルギーを用いた加熱でもよい。光のエネルギーを用いて基板11を加熱する場合、基板11の加熱に適した波長成分を有する光が好ましい。照射する光のエネルギーを用いて基板11の加熱を行うことにより、エネルギー利用の効率化が図られる。すなわち、酸素ラジカル生成に使われなかった光のエネルギーを、基板11の加熱のために効率的に利用することができる。また、抵抗加熱などを用いた他の加熱手段が不要となり、装置の簡素化が図られる。なお、抵抗加熱方式と光エネルギー加熱方式とを組み合わせることで基板を加熱してもよい。

#### 【0034】

また、上述した光洗浄時と同様に、酸素ラジカルによる酸化処理の際にも、基板11が配置される空間は、酸素濃度などの内部のガス雰囲気は適切に制御される。すなわち、波長200nm程度以下の光は、上述した光吸収物質にエネルギーが吸収されるため、上記空間内をエネルギー吸収の少ないガスに置換し、光吸収物質を基板11が配置される空間からなるべく排除するとともに、基板11の表面近傍に、酸素分子あるいはオゾンを経局的に供給する。置換ガスとしては、例えば、窒素ガス、ヘリウムガスなどが挙げられる。なお、波長150nm程度以下の光を用いる場合には、ヘリウムガスのほうが好ましい。基板11から離れた位置の吸光物質濃度が低くなることにより、光が基板11の近傍まで確実に到達するようになる。また、基板11の近傍に、酸素分子あるいはオゾンを経局的に供給することにより、酸素ラジカル生成が促進される。

#### 【0035】

高温に加熱された基板11の表面上に、活性状態の酸素ラジカルが生成されることにより、シリコン膜13の表面が酸化され、第1シリコン酸化膜41が形成される。このプロセスでは、プラズマを用いることなく酸素ラジカルを発生させることから、膜面のダメージが少なく、高品質なシリコン酸化膜が形成される。特に、シリコンとシリコン酸化膜との界面の品質の安定化が図られる。また、光照射によって酸素ラジカルを発生させることから、プラズマによって酸素ラジカルを発生させる場合に比べて、装置の簡素化が図られる。しかも、この方法では、基板が配置される空間を真空圧にする必要がなく、処理時間の短縮化が図られる。

#### 【0036】

次に、図2(c)において、第1シリコン酸化膜41上に、第2シリコン酸化膜42を形成する。この第2シリコン酸化膜42の形成は、上述した第1シリコン酸化膜41の形成プロセスとは別のプロセスにより行う。

#### 【0037】

第2シリコン酸化膜42の形成方法としては、例えば、CVD法またはスパッタ法が挙げられる。CVD法またはスパッタ法を用いることにより、酸化膜の厚膜化が図られる。CVD法やスパッタ法では、処理に伴ってプラズマエネルギーが基板11に照射されるものの、シリコン膜13の表面は、第1シリコン酸化膜41によって被覆されており、界面が受けるダメージは極めて少ない。すなわち、界面特性が良好に形成された第1シリコン酸化膜41上に、第2シリコン酸化膜42を積層することで、シリコン膜とシリコン酸化膜との界面の品質を維持したまま、厚膜化が図られる。

#### 【0038】

ここで、第2シリコン酸化膜42を、液体材料を基板11上に配置した後、熱処理することにより形成してもよい。液体材料の配置は、例えば、スピンコート法、ディップコート法、ロールコート法、カーテンコート法、スプレー法、あるいは液滴吐出法等を用いるとよい。液体材料を用いて第2シリコン酸化膜42を形成することで、装置の簡素化などによる低コスト化が図られる。

#### 【0039】

上記液体材料としては、例えば、ポリシラザン、あるいはSOG(Spin-On-Glass)を挙げることができる。ポリシラザンは、Si-N結合を有する高分子の総称である。ポリシラザンのひとつは、 $[\text{SiH}_2\text{NH}]_n$ ( $n$ は正の整数)であり、ポリペル

ヒドロシラザンと言われる。ポリシラザンをキシレンなどの液体に混合した液体材料は、水蒸気または酸素を含む雰囲気中で熱処理することにより、酸化シリコンに転化する。ポリシラザンはクラック耐性が高く、また耐酸素プラズマ性があり、単層でもある程度厚い絶縁膜として使用可能である。

【0040】

また、SOGは、シロキサン結合を基本構造とするポリマーである。また、アルキル基を有する有機SOGとアルキル基を持たない無機SOGとがあり、アルコールなどが溶媒として使用される。

【0041】

液体材料を用いたシリコン酸化膜の形成では、例えば、基板上にポリシラザンを配置し、膜厚が約100nmの塗布膜を形成する。その後、水蒸気雰囲気中で温度300～450℃、10～60分間熱処理することにより、シリコン酸化膜が形成される。

【0042】

以上の一連のプロセスによりシリコン膜13上に、第1シリコン酸化膜41及び第2シリコン酸化膜42からなるゲート絶縁膜23が形成される。このゲート絶縁膜23は、界面特性が良好であり、トランジスタの電氣的、物性的安定性に寄与する。

【0043】

また、上記プロセスにより形成されるゲート絶縁膜23は、界面特性に優れた第1シリコン酸化膜41とその上に積層される第2シリコン酸化膜42との2層構造からなるが、ゲート絶縁膜23は、2層に限らず、単層、あるいは3層以上としてもよい。いずれの場合も、シリコン膜に最も近い側の酸化膜は、光照射による酸素ラジカルを用いて形成するのがよい。

【0044】

なお、上記例において、光洗浄に用いる光をそのまま、酸素ラジカルの生成に用いてもよい。すなわち、この場合、所定波長の光を基板に照射してその表面を光洗浄するとともに、その光を照射したままで、基板を加熱して酸素ラジカルによるシリコンの酸化を行う。これにより、光のエネルギーが、光洗浄及びシリコンの酸化のために効果的に利用される。また、光源を共通化できたり、同じ一つのチャンバ内で基板表面の洗浄とシリコンの酸化とが容易に行えたりすることから、装置の簡素化が図られる。

【0045】

次に、上述した絶縁膜の形成方法が好ましく適用される本発明のトランジスタの製造方法の実施例について、図3及び図4を参照して説明する。なお、本例では、液晶表示装置などの表示装置に好ましく適用されるプロセスであり、N型の画素電極用トランジスタ、N型の駆動回路用トランジスタ、及びP型の駆動回路用トランジスタを同時に製造するプロセスについて説明する。

【0046】

まず、図3(a)に示すように、基板11に対し、必要に応じてTEOS（テトラエトキシシラン）や酸素ガスなどを原料としてプラズマCVD法により厚さ約200～500nmのシリコン酸化膜からなる下地保護膜201を形成する。なお、下地保護膜として、シリコン酸化膜の他に、シリコン窒化膜やシリコン酸化窒化膜を設けてもよい。こうした絶縁膜を設けることにより、ガラス基板からの汚染を防止することが可能となる。

【0047】

次に、基板11の温度を約350℃に設定して、下地保護膜の表面に、プラズマCVD法などを用いて厚さ約30～70nmのアモルファスシリコン膜からなる半導体膜200を形成する。半導体膜200としては、アモルファスシリコン膜に限定されず、微結晶半導体膜などのアモルファス構造を含む半導体膜であればよい。また、アモルファスシリコンゲルマニウム膜などの非晶質構造を含む化合物半導体膜でもよい。

【0048】

続いて、この半導体膜200に対してレーザアニール法や、急速加熱法（ランプアニール法や熱アニール法など）などの結晶化工程を行い、半導体膜200をポリシリコン膜に結

晶化する。レーザアニール法では、例えばエキシマレーザでビームの長寸が400mmのラインビームを用い、その出力強度は例えば $400\text{ mJ}/\text{cm}^2$ とする。なお、YAGレーザの第2高調波或いは第3高調波を用いてもよい。ラインビームについては、その短寸方向におけるレーザ強度のピーク値の90%に相当する部分が各領域毎に重なるようにラインビームを走査するのがよい。

#### 【0049】

次に、図3(b)に示すように、フォトリソグラフィ法等を用いたパターニングにより、半導体膜(ポリシリコン膜)200の不要な部分を除去して、薄膜トランジスタの各形成領域に対応して、島状の半導体膜202、203、204、205を形成する。

続いて、上述したシリコン酸化膜の形成方法に基づき、半導体膜を覆うように、ゲート絶縁膜220を形成する。すなわち、ゲート絶縁膜220は、2つのシリコン酸化膜を積層した2層構造からなり、1層目のシリコン酸化膜は、光照射により発生させた酸素ラジカルを用いて形成し、2層目のシリコン酸化膜は、他のCVD法、スパッタ法、あるいは上述した液体材料を用いた方法を用いて形成する。

#### 【0050】

次に、図3(c)に示すように、ゲート絶縁膜220の全表面に、ドーパドシリコン、シリサイド膜や、アルミニウム、タンタル、モリブデン、チタン、タングステンなどの金属を含むゲート電極形成用導電膜221を形成する。この導電膜221の厚さは例えば400nm程度である。

続いて、ゲート電極形成用導電膜221の表面にパターニング用マスク222を形成し、この状態でパターニングを行なって、図3(d)に示すように、P型の駆動回路用トランジスタを形成する側にゲート電極223を形成する。このとき、N型の画素電極用トランジスタ及びN型の駆動回路用トランジスタの側では、ゲート電極形成用導電膜221がパターニング用マスク222で覆われているので、ゲート電極形成用導電膜221はパターニングされることはない。また、ゲート電極は単層の導電膜で形成してもよく、積層構造としてもよい。

#### 【0051】

次に、図3(e)に示すように、P型の駆動回路用トランジスタのゲート電極223と、N型の画素電極用トランジスタが形成される領域とN型の駆動回路用トランジスタが形成される領域とに残したゲート電極形成用導電膜221をマスクとして、p型不純物元素(本例ではボロン)をイオン注入する。ドーズ量は例えば $1 \times 10^{15} \text{ cm}^{-2}$ である。その結果、不純物濃度が例えば $1 \times 10^{20} \text{ cm}^{-3}$ の高濃度のソース・ドレイン領域224、225がゲート電極223に対して自己整合的に形成される。ここで、ゲート電極223で覆われ、不純物が導入されなかった部分がチャネル領域226となる。

#### 【0052】

次に、図4(a)に示すように、P型の駆動回路用トランジスタの側を完全に覆い、かつ、N型の画素電極用トランジスタおよびN型の駆動回路用トランジスタの側のゲート電極形成領域を覆うレジストマスク等からなるパターニング用マスク227を形成する。

#### 【0053】

次に、図4(b)に示すように、パターニング用マスク227を使用してゲート電極形成用導電膜221をパターニングし、N型の画素電極用トランジスタおよびN型の駆動回路用トランジスタのゲート電極228、229、230を形成する。

続いて、パターニング用マスク227を残したまま、n型不純物元素(本例ではリン)をイオン注入する。ドーズ量は例えば $1 \times 10^{15} \text{ cm}^{-2}$ である。その結果、パターニング用マスク227に対して自己整合的に不純物が導入され、半導体膜203、204、205中に高濃度ソース・ドレイン領域231、232、233、234、235、236が形成される。ここで、半導体膜203、204、205のうち、高濃度のリンが導入されない領域は、ゲート電極228、229、230で覆われていた領域よりも広い。すなわち、半導体膜203、204、205のうち、ゲート電極228、229、230と対向する領域の両側には高濃度ソース・ドレイン領域231、232、233、234、

235、236との間に高濃度のリンが導入されない領域（後述する低濃度ソース・ドレイン領域）が形成される。

【0054】

次に、パターニング用マスク227を除去し、この状態でn型不純物元素（本例ではリン）をイオン注入する。ドーズ量は例えば $1 \times 10^{13} \text{ cm}^{-2}$ である。その結果、図4（c）に示すように、半導体膜203、204、205にはゲート電極228、229、230に対して自己整合的に低濃度の不純物が導入され、低濃度ソース・ドレイン領域237、238、239、240、241、242が形成される。なお、ゲート電極228、229、230と重なる領域には不純物が導入されず、チャネル領域245、246、247が形成される。

【0055】

次に、図4（d）に示すように、ゲート電極228、229、230の表面側に第1層間絶縁膜250を形成し、フォトリソグラフィ法等によってパターニングして所定のソース電極位置、ドレイン電極位置にコンタクトホールを形成する。第1層間絶縁膜250としては、例えば、シリコン酸化窒化膜やシリコン酸化膜等のシリコンを含む絶縁膜を用いるとよい。また、単層でもよく積層膜でもよい。さらに、水素を含む雰囲気中で、熱処理を行い半導体膜の不対結合手を水素終端（水素化）する。なお、プラズマにより励起された水素を用いて水素化を行ってもよい。

続いて、この上からアルミニウム膜、クロム膜やタンタル膜などの金属膜を用いてソース電極、ドレイン電極となる導電膜251を形成する。導電膜251の厚さは例えば200 nm～300 nm程度である。導電膜は単層でもよく積層膜でもよい。

続いて、ソース電極、ドレイン電極の位置にパターニング用マスク252を形成するとともに、パターニングを行って、図4（e）に示すソース電極260、261、262、263、及びドレイン電極264、265、266を同時に形成する。なお、ソース電極あるいはドレイン電極として、異種の金属を多層形成したものを用いてもよい。例えば、Ag等の卑金属は比較的空気中で酸化され易いので、その上に空気中で酸化されにくいAlやCuなどの貴金属を形成するとよい。また、上記電極の形成後、最上層に保護膜（保護用絶縁層）を形成してもよい。

【0056】

以上のプロセスにより、基板11上に、P型の駆動回路用トランジスタ290、N型の駆動回路用トランジスタ291、及びN型の画素電極用トランジスタ292、293が形成される。これらのトランジスタ（TFT）は、ゲート絶縁膜がシリコンとシリコン酸化膜との界面品質の向上により、電気的、物性的な品質の向上が図られる。

【0057】

図5は、液晶表示装置用のアクティブマトリクス基板に区画形成されている画素領域の一部を拡大して示す平面図である。

図5において、液晶表示装置用のアクティブマトリクス基板400は、絶縁基板410上がデータ線 $S_n$ 、 $S_{n+1}$ …と走査線 $G_m$ 、 $G_{m+1}$ とによって複数の画素領域402に区画形成され、各画素領域402の各々に対して、本発明が適用されたトランジスタ404が形成されている。そのため、この基板400を用いた液晶表示装置では、トランジスタの品質の向上により、性能や品質の向上が図られる。

【0058】

上述の液晶表示装置を用いて構成される電子機器は、図6に示す表示情報出力源1000、表示情報処理回路1002、表示駆動回路1004、液晶パネルなどの表示パネル1006、クロック発生回路1008及び電源回路1010を含んで構成される。

【0059】

表示情報出力源1000は、ROM、RAMなどのメモリ、テレビ信号を同調して出力する同調回路などを含んで構成され、クロック発生回路1008からのクロックに基づいて、ビデオ信号などの表示情報を出力する。表示情報処理回路1002は、クロック発生回路1008からのクロックに基づいて表示情報を処理して出力する。この表示情報処理回

路1002は、例えば増幅・極性反転回路、相展開回路、ローテーション回路、ガンマ補正回路あるいはクランプ回路等を含む。表示駆動回路1004は、走査側駆動回路及びデータ側駆動回路を含んで構成され、液晶パネル1006を表示駆動する。電源回路1010は、上述の各回路に電力を供給する。

#### 【0060】

このような構成の電子機器として、図7に示すマルチメディア対応のパーソナルコンピュータ(PC)及びエンジニアリング・ワークステーション(EWS)の他に、液晶プロジェクタ、ページャ、あるいは携帯電話、ワードプロセッサ、テレビ、ビューファインダ型又はモニタ直視型のビデオテープレコーダ、電子手帳、電子卓上計算機、カーナビゲーション装置、POS端末、タッチパネルを備えた装置などを挙げることができる。

図7に示すパーソナルコンピュータ1200は、キーボード1202を備えた本体部1204と、上述した液晶表示装置を含む液晶表示画面1206とを有する。上述した液晶表示装置を用いて構成されることから、表示性能や品質の向上が図られる。

#### 【0061】

なお、これらに代えて、図8に示すように、液晶表示基板1304を構成する2枚の透明基板1304a、1304bの一方に、金属の導電膜が形成されたポリイミドテープ1322にICチップ1324を実装したTCP(Tape Carrier Package)1320を接続して、電子機器用の一部品である液晶表示装置として使用することもできる。また、集積回路としてのICチップを、本発明の製造方法により製造されたトランジスタを用いて構成することにより、トランジスタの品質向上により、性能や品質の向上を図ることができる。

#### 【0062】

また、上記例では、アクティブマトリクス基板であるTFT基板を例に挙げたが、同じアクティブマトリクス基板としてMIM(金属-絶縁-金属)、MIS(金属-絶縁-シリコン)などの他の2端子、3端子素子を画素スイッチング素子とするものにも同様に適用できる。例えばMIMを用いたアクティブマトリクス基板の薄膜積層構造は半導体層を含まず、導電層と絶縁層のみで構成されるが、この場合にも本発明を適用できる。さらには、本発明はアクティブマトリクス基板にのみでなく、表示要素としても液晶によらずに、例えば、EL(エレクトロルミネッセンス)などを用いるものでも良い。さらには、TFTを含む半導体デバイス、DMD(デジタルミラーデバイス)など、導電層と絶縁層を含み、さらには半導体層を含む種々の薄膜積層構造を有するデバイスに本発明を適用可能である。

#### 【図面の簡単な説明】

【図1】TFTの基本的な構造例を模式的に示す断面図。

【図2】本発明のシリコン酸化膜の形成方法を、TFTのゲート絶縁膜を形成するプロセスに適用した実施例を示す図。

【図3】トランジスタの製造過程を示す図。

【図4】トランジスタの製造過程を示す図。

【図5】本発明の液晶表示装置用アクティブマトリクス基板に区画形成されている画素領域の一部を拡大して示す平面図。

【図6】本発明の電子機器に含まれる液晶表示装置を示すブロック図。

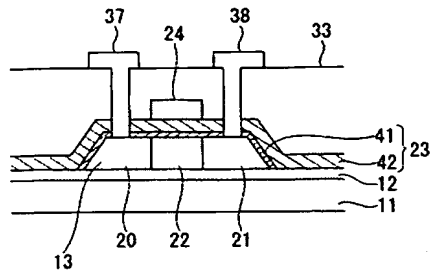
【図7】図6の液晶表示装置を用いた電子機器の一例であるパーソナルコンピュータの概略説明図。

【図8】TCPを有する液晶表示装置を示す概略説明図。

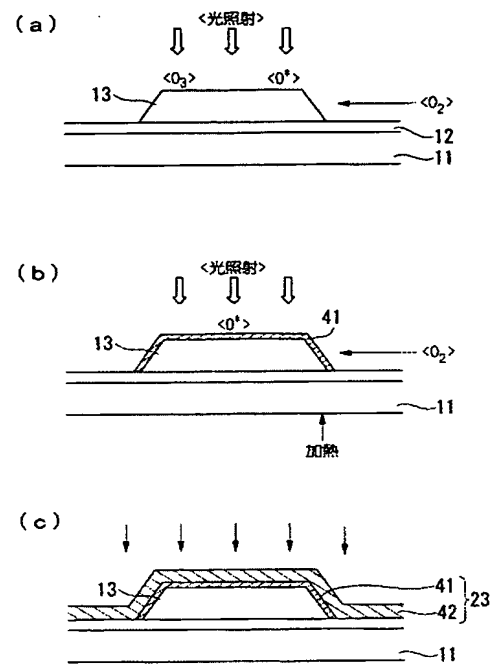
#### 【符号の説明】

11…基板(基板)、13…シリコン膜、20…ソース領域、21…ドレイン領域、22…チャネル領域、23…ゲート絶縁膜、24…ゲート電極、41…第1シリコン酸化膜(絶縁膜)、42…第2シリコン酸化膜(絶縁膜)。

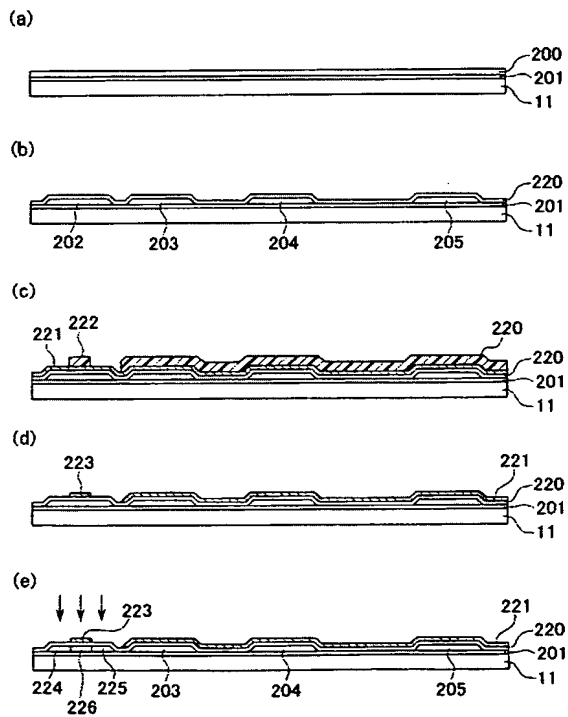
【図1】



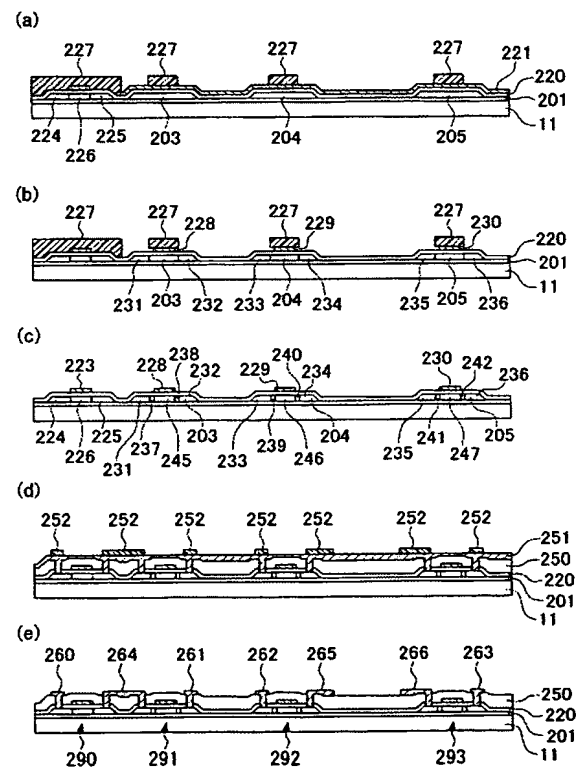
【図2】



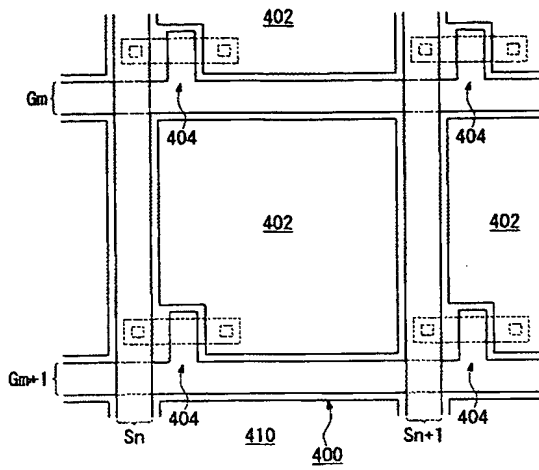
【図3】



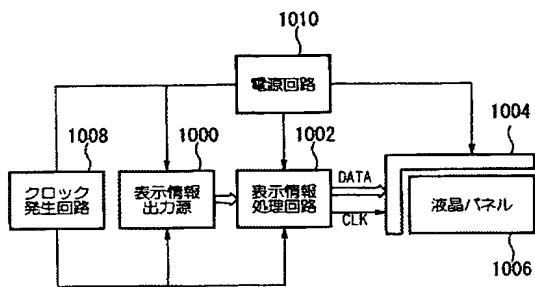
【図4】



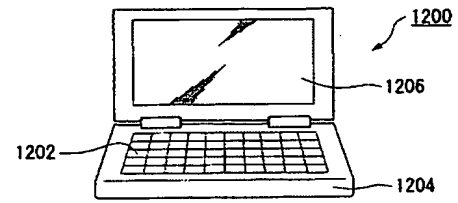
【図5】



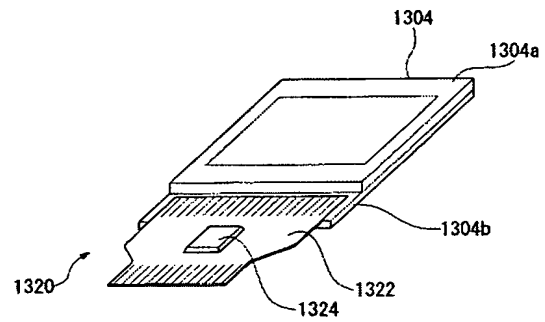
【図6】



【図7】



【図8】



(51)Int. Cl.<sup>7</sup>

F I

テーマコード (参考)

H 0 1 L 29/786

H 0 5 B 33/14

A

H 0 5 B 33/10

H 0 1 L 29/78

6 1 7 V

H 0 5 B 33/14

H 0 1 L 29/78

6 1 7 U

Fターム(参考) 3K007 AB18 DB03 FA01 GA00

5F058 BA20 BD01 BD04 BD07 BF01 BF12 BF46 BF54 BF62 BF78

BH01 BJ01

5F110 AA14 AA16 AA26 BB02 BB04 CC02 DD13 DD14 DD15 EE03

EE04 EE05 EE09 EE14 FF01 FF02 FF09 FF22 FF27 FF28

FF29 FF35 GG01 GG02 GG13 GG25 GG45 HJ01 HJ04 HJ13

HL02 HL03 HL04 HL11 HM15 NN03 NN22 NN23 PP01 PP02

PP03 PP05 PP06 QQ11 QQ24 QQ25



**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☒ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**